

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 03155493 A

(43) Date of publication of application: 03.07.91

(51) Int. Cl.

B23K 35/30

B23K 35/22

C22C 5/02

(21) Application number: 01295439

(22) Date of filing: 14.11.89

(71) Applicant: MITSUBISHI MATERIALS CORP

(72) Inventor: OOMURA TOSHIMASA
YOSHIDA HIDEAKI(54) GOLD ALLOY SOLDER PASTE FOR
SEMICONDUCTOR DEVICE

(57) Abstract

PURPOSE: To allow secure soldering without allowing the melting residues and oxide of solder and the residues of a flux to remain by consisting the paste of a specific alloy and kneading the powder of a specific alloy and a specific pasting agent to a specific viscosity, thereby forming the paste.

CONSTITUTION: This gold alloy solder paste for

semiconductor devices is prep'd. by kneading 80 to 99% Au alloy powder which consists of an Au-Si alloy, Au-Sn alloy or Au-Ge alloy, is pulverized by a rotary electrode method and has $\pm 100\mu\text{m}$ grain size and 2 to 20% pasting agent consisting of paraffin wax and liquid paraffin or paraffin wax and tetralin and adjusting the viscosity to 25,000 to 300,000 centipoises. The secure soldering is executed with the smaller amt. of the solder to be used in this way.

COPYRIGHT: (C)1991,JPO&Japio

④ 日本国特許庁(JP) ⑤ 特許出願公開
 ⑥ 公開特許公報(A) 平3-155493

⑦ Int. Cl.³ 識別記号 庁内整理番号 ⑧ 公開 平成3年(1991)7月3日
 B 23 K 35/30 3 1 0 A 7728-4E
 35/22 3 1 0 A 7728-4E
 C 22 C 5/02 8722-4K
 審査請求 未請求 請求項の数 1 (全4頁)

⑨ 発明の名称 半導体装置用合金はんだペースト

⑩ 特 願 平1-295439
 ⑪ 出 願 平1(1989)11月14日

⑫ 発 明 者 大 村 豪 政 埼玉県大宮市北袋町1-297 三菱金属株式会社中央研究所内
 ⑬ 発 明 者 吉 田 秀 昭 埼玉県大宮市北袋町1-297 三菱金属株式会社中央研究所内
 ⑭ 出 願 人 三菱マテリアル株式会社 東京都千代田区大手町1丁目6番1号
 ⑮ 代 理 人 弁理士 富田 和夫 外1名

明 細 書

1. 発明の名称

半導体装置用合金はんだペースト

2. 特許請求の範囲

(1) Au-Si系合金、Au-Sn系合金、またはAu-Ga系合金からなり、かつ同軸電極法で粉末化した粒径100 μ m以下のAu合金粉末：80-98重量%と、パラフィンワックスと流動パラフィン、またはパラフィンワックスとテトラリンからなるペースト化剤：2-20重量%とを溶解して、25,000-300,000センチポアズの粘度としてなる半導体装置用合金はんだペースト。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は、印刷に用いたり、転写や吐出などを行なうことができ、かつはんだ付け部に、はん

だの溶け残りや酸化物、さらにフラックス残渣が見られず、強固なろう付けが可能な半導体装置用合金はんだペーストに関するものである。

(従来の技術)

一般に、ICやLSIなどの半導体装置の製造に際しては、例えばセラミックケースのアルミナ基板に、これに接続されたAu-Pd合金などからなる電極を介して、SiチップやGa-Asチップなどの半導体チップをダイボンディングすることが行なわれている。

このダイボンディングには、重量%で(以下%は重量%を示す)、Si:1~10%を含有するAu-Si系合金、Sn:4~33%を含有するAu-Sn系合金、またはCo:1~50%を含有するAu-Co系合金のインゴットから固間圧延にて厚さ：50 μ m程度の板材を製造し、この板材から所定形状に打ち抜かれた合金はんだ材が用いられている。

[発明が解決しようとする課題]

しかし、上記の従来合金はんだ材の場合、ロスト低減の点から、その厚さをできるだけ薄くす

特開平3-155493(2)

る必要があるが、これら合金金はきわめて脆く、割れ易いものであるため、上記の通り温度圧延では厚さを50 μ m程度にまでしか薄くすることができないばかりでなく、その取り扱いも非常に難しく、自動化が不可能で、人手に頼らざるを得ず、この結果人手による位置合せなどが原因でダイボンディング不良が多発するようになるなどの問題点がある。

また、一方、上記の従来の合金金はんだ材の持つ問題点を解決する目的で、上記のAu合金金をガスアトマイズ法やスタンピング法などの通常の粉末化手段を用いてAu合金粉末とし、このAu合金粉末をペースト化剤と混練して合金金はんだペーストとして、これを印刷手段や、転写および吐出手段などを用いて半導体装置の製造に適用する試みもなされたが、例えばガスアトマイズ法により粉末化されたAu合金粉末の場合、合金構成成分の偏析が著しく、かつ酸化もはげしいものであるために、はんだ付け時に溶け残りや酸化物が存在するようになるばかりでなく、ペースト化剤もフ

ラックス残渣として共存するようになることから、所望のはんだ付け強度が得られず、信頼性の面で問題があり、未だ実用化されていないのが現状である。

【問題を解決するための手段】

そこで、本発明者等は、上述のような観点から、はんだ使用量の低減および取り扱いの自動化を可能とする合金金はんだペーストに着目し、これの実用化をはかるべく研究を行なった結果、上記のAu-Si系合金、Au-Sn系合金、またはAu-Cu系合金のAu合金金を公知の回転電極法、すなわち前記Au合金金を棒状の電極とし、このAu合金電極を、例えば約15,000rpmの高速で回転させながら、限られた空間の不活性ガス雰囲気中で、非消耗タングステン電極と前記Au合金電極との間でアークを発生させ、このアーク熱で前記Au合金電極を溶解し、溶けたAu合金を遠心力で飛散させてAu合金粉末を製造する方法で粉末化した場合、構成成分の偏析および酸化はほとんどないAu合金粉末が得られ、さらにこの

Au合金粉末と混練されるペースト化剤を、パラフィンワックスと流動パラフィン、またはパラフィンワックスとテトラリンから構成すると、このペースト化剤ははんだ付け工程で完全に分解して蒸発することから、これらのAu合金粉末とペースト化剤とを混練してなる合金金はんだペーストを用いた場合、はんだ付け時には、はんだの溶け残りや酸化物、さらにフラックス残渣が実質的に存在しないものとなり、強固なはんだ付けが可能となるという知見を得たのである。

この発明は、上記知見にもとづいてなされたものであって、Au-Si系合金、Au-Sn系合金、またはAu-Cu系合金からなり、かつ回転電極法で粉末化した粒径:100 μ m以下のAu合金粉末:80~98%と、パラフィンワックスと流動パラフィン、またはパラフィンワックスとテトラリンからなるペースト化剤:2~20%とを混練して、25,000~300,000センチポアズの精度としてなる半導体装置用合金金はんだペーストに特徴を有するものである。

つぎに、この発明の合金金はんだペーストにおいて、上記の通り数値限定した理由を説明する。

(a) Au合金粉末とペースト化剤の相互割合

Au合金粉末の割合が80%未満になると、相対的にペースト化剤の割合が20%を超えて多くなりすぎ、昇温中にAu合金粉末が溶け、広がるようになるため、印刷や吐出などによって定量的なAu合金粉末の供給が得られず、はんだ付け部におけるAu合金粉末が減少するようになることから、はんだ付け不良が発生するようになり、一方Au合金粉末の割合が98%を超えると、相対的にペースト化剤の割合が2%未満となってしまい、所定のペースト化をはかることができず、印刷や転写が不可能となることから、その割合を、それぞれAu合金粉末:80~98%、ペースト化剤:2~20%と定めた。

(b) Au合金粉末の粒径

Au合金粉末の粒径が100 μ mを超えると、はんだ付け時に半導体チップに施されるスクライプによりチップ裏面が損傷を受けるようになることか

特開平3-155493(3):

ら、その粒径を100 μ m以下と定めた。

(c) 合金金はんだペーストの粘度

25,000センチポイズ未満の粘度では、印刷や転写などにより供給されたはんだペーストが流れて、膜に広がるようになり、供給時の状態を保持することができなくなり、はんだ付け不良などを起すようになり、一万300,000センチポイズを超えた粘度になると、印刷や転写などによる供給が困難になることから、その粘度を25,000~300,000センチポイズと定めた。

〔実施例〕

つぎに、この発明の合金金はんだペーストを実施例により具体的に説明する。

公知の回転電極法により、いずれも100 μ m以下の粒径にして、それぞれ第1表に示される平均粒径、並びに成分組成を有する各種のAu合金粉末を用意し、さらにペースト化剤として、パラフィンワックス、流動パラフィン、およびテトラリンを用意し、これらを用いて第1表に示される割合にそれぞれ秤量し、まず、パラフィンワック

スの全部と流動パラフィンまたはテトラリンの一部とを溶解混合しておき、ついで残りの流動パラフィンまたはテトラリンにAu合金粉末を少量ずつ加えて前記Au合金粉末の表面が前記流動パラフィンまたはテトラリンで均質なく濡れた状態で、これに前記溶解混合物を加えて、混練することにより本発明の合金金はんだペースト1~9をそれぞれ製造した。これらの粘度を測定し第1表に示した。

ついで、この結果得られた本発明の合金金はんだペースト1~9と、さらに同じく第1表に示される成分組成を有し、かつ平面寸法：1mm×1mm、厚さ：50 μ mの寸法を有する荷状の従来合金金はんだ材1~3を用い、一方基板としては、25mm×25mm×2mmのAg-Pd合金からなる焼成電極を形成した基板を使用し、本発明の合金金はんだペースト1~9は、前記焼成電極上に、平面寸法：1mm×1mm、厚さ：200~500 μ mの範囲内の所定厚さにはスクリーン印刷し、この上に裏面に1 μ mのAu

種 別		Au 合金粉末					秤量割合 (重量%)				粘 度 ($\times 10^5$ センチポイズ)	はんだ付け時の特徴	
		平均粒径 (μ m)	成分組成 (重量%)	成分組成 (重量%)	成分組成 (重量%)	成分組成 (重量%)	Au 合金割合	パラフィン ワックス	流動パラ フィン	テトラリン		はんだの厚さ (μ m)	剪断強度 ($\times 10^5$ Pa)
本発明 合金金 はんだ ペースト	1	59	2.0	—	—	—	27.5	1.0	1.5	—	300	15	20
	2	67	3.16	—	—	—	24.5	2.5	—	2.0	110	24	22
	3	87	4.15	—	—	—	22.4	7.4	10.2	—	26	30	17
	4	35	—	5.9	—	—	26.8	1.1	3.1	—	90	11	14
	5	70	—	20.0	—	—	27.6	1.4	—	1.9	130	21	25
	6	78	—	35.8	—	—	29.0	2.0	—	2.0	105	20	21
	7	48	—	10.0	—	—	29.4	8.1	—	5.5	30	24	14
	8	88	—	15.0	—	—	24.5	2.2	3.3	—	160	19	15
	9	90	—	25.0	—	—	22.1	4.7	3.2	—	70	15	15
従 来 合金金 はんだ材	1	Au-1.15%Si 合金の溶材					—	—	—	—	—	46	22
	2	Au-10.0%Sn 合金の溶材					—	—	—	—	—	48	20
	3	Au-12.5%Cu 合金の溶材					—	—	—	—	—	47	15

特開平3-155493 (4)

パッチを施した平面寸法: $1\text{mm} \times 1\text{mm}$ のS1チップを搬送せ、また上記従来金合金はんだ材1〜3は、いずれも厚さ: $80\mu\text{m}$ を有し、上記構成電極とS1チップの間に装着した状態で、Ar雰囲気中、ホットプレート上で、S1チップにスクライブを施しながら、昇温過程で 250°C に2分間保持し、ついではんだ付け温度である 450°C に3分間保持し、以後の冷却過程で 250°C に2分間保持した後、窒素冷却の条件ではんだ付けを行なった。

はんだ付け部のはんだ材の厚さおよびはんだ付け強さを評価する目的で剪断強度を測定し、この測定結果を第1表に示した。

〔説明の効果〕

第1表に示される結果から、本発明金合金はんだペースト1〜9においては、はんだ付け面に、はんだの析け残りや酸化物、さらにフラックス残渣が全く存在しない状態で、従来金合金はんだ材1〜3と同等のはんだ付け強度で、強固にはんだ付けすることができるばかりでなく、従来金合金はんだ材1〜3では、はんだ付け前の厚さを圧縮

技術上 $50\mu\text{m}$ 以下にすることができないのに対して、 $80\mu\text{m}$ 以下の薄いはんだ厚さで強固なはんだ付けを行なうことができることが明らかである。

上述のように、この発明の金合金はんだペーストは、半導体装置の製造に際して、例えば基板に対する半導体チップのはんだ付けなどを、印刷や転写、さらに吐出などの自動化可能な手段によって強固なはんだ付け強度で、かつ少ないはんだ使用量で行なうことができるなど工業上有用な効果をもたらすばかりでなく、信頼性のきわめて高いものである。

出 願 人 : 三 菱 金 属 研 究 有 限 公 司

代 理 人 : 富 田 和 夫 外 1 名